

전자회로

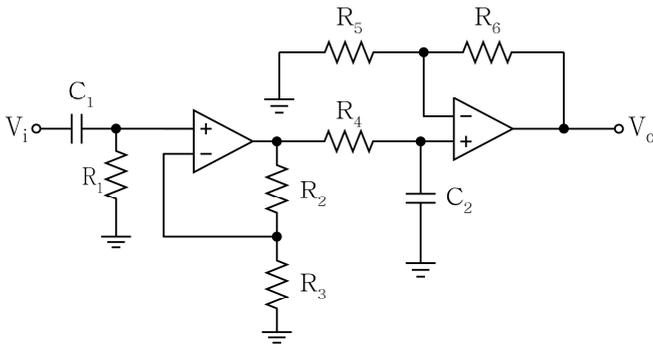
문 1. 1 [kHz]에서 10 [kHz] 사이의 주파수 성분을 가진 음성 입력 신호를 1 [MHz]의 반송파로 진폭 변조를 할 경우, 변조된 출력 신호에 나타나지 않는 주파수[kHz]는?

- ① 990.1
- ② 995
- ③ 1000.1
- ④ 1005

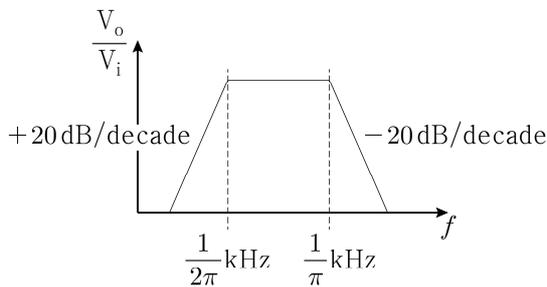
문 2. 아날로그 신호를 펄스부호변조(PCM) 신호로 변조하는 순서를 옳게 나타낸 것은?

- ① 표본화 - 부호화 - 양자화
- ② 양자화 - 표본화 - 부호화
- ③ 표본화 - 양자화 - 부호화
- ④ 부호화 - 양자화 - 표본화

문 3. 그림 (a)의 회로에서 그림 (b)의 보드선도(Bode plot)를 이용하여 구한 커패시턴스 C_1 [μ F], C_2 [μ F]는? (단, $R_1 \sim R_6 = 1$ [k Ω])이고 연산증폭기는 이상적이다)



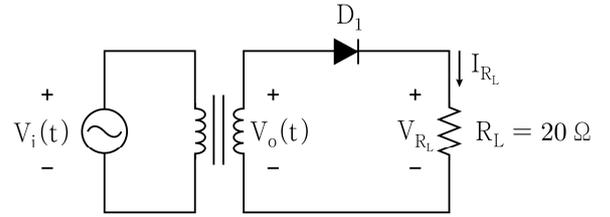
(a)



(b)

- | | |
|-------|-------|
| C_1 | C_2 |
| ① 0.5 | 1 |
| ② 1 | 0.5 |
| ③ 1 | 2 |
| ④ 2 | 1 |

문 4. 다음 회로에서 변압기를 통과한 2차 교류전압 $V_o(t) = 100\pi\sin(2\pi \times 60t)$ [V]일 때, 직류 부하 전압 V_{R_L} [V]와 직류 부하 전류 I_{R_L} [A]는? (단, 다이오드의 순방향 전압강하는 0 [V]이다)



- | | |
|-----------------------------|-------------------------|
| $\frac{V_{R_L}}$ | $\frac{I_{R_L}}$ |
| ① 100 | 5 |
| ② 100π | 5π |
| ③ $\frac{100}{\sqrt{2}}$ | $\frac{5}{\sqrt{2}}$ |
| ④ $\frac{100\pi}{\sqrt{2}}$ | $\frac{5\pi}{\sqrt{2}}$ |

문 5. 동일한 메시지 신호에 대해서 주파수 변조방식을 진폭 변조방식과 비교했을 때의 일반적인 특징으로 옳지 않은 것은?

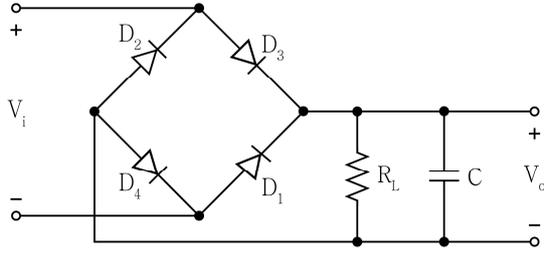
- ① 잡음 성능이 향상된다.
- ② 초단파대(VHF)의 통신에 적합하다.
- ③ 변조된 신호의 전력은 메시지 신호와 관계가 있다.
- ④ 메시지 신호의 진폭에 따라 반송파의 주파수를 변화시킨다.

문 6. 송신기 회로의 일부분인 전력증폭기에 대한 설명으로 옳은 것만을 모두 고르면?

- ㄱ. A급 전력증폭기는 동작점이 교류부하선의 중앙에 위치할 때, 최대효율이 75%이다.
- ㄴ. B급 전력증폭기는 동작점이 차단점에 위치하며 컬렉터 전류가 반주기보다 긴 시간 동안 흐른다.
- ㄷ. C급 전력증폭기는 동작점이 차단점 이하에 위치하며 최대효율이 100%에 근접한다.
- ㄹ. AB급 푸시풀 전력증폭기는 B급 푸시풀 전력증폭기의 교차일그러짐(crossover distortion)을 해결한 증폭기이다.

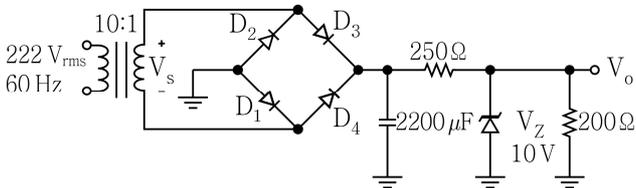
- ① ㄱ, ㄴ
- ② ㄱ, ㄷ
- ③ ㄴ, ㄹ
- ④ ㄷ, ㄹ

문 7. 다음 회로에 대한 설명으로 옳은 것은? (단, 다이오드의 순방향 전압은 0.7 [V]이다)



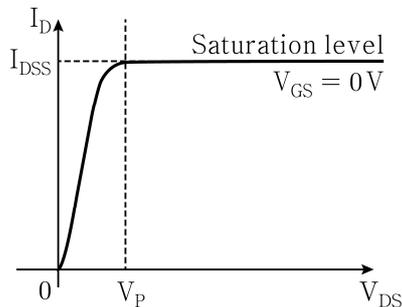
- ① 출력전압은 입력전압보다 0.7 [V] 작다.
- ② 출력전압 리플(ripple)의 크기는 반파정류기보다 크다.
- ③ R_L 이 작아질수록 출력전압의 방전이 천천히 일어난다.
- ④ 출력전압 리플(ripple)의 크기는 C가 커질수록 작아진다.

문 8. 다음 전원회로에서 출력 정전압 V_o [V]에 가장 가까운 것은? (단, 다이오드의 순방향 전압은 0.7 [V]이다)



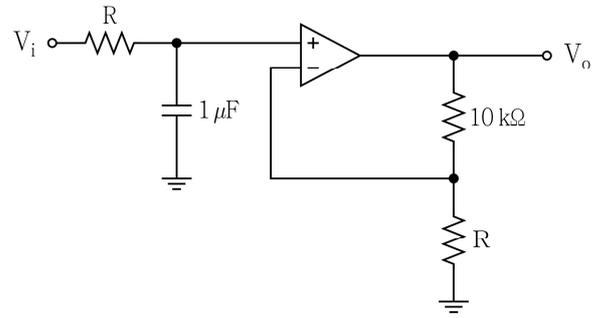
- ① 9
- ② 10
- ③ 11
- ④ 12

문 9. 다음 그래프는 JFET의 전류-전압 특성 곡선이다. V_P 이상에서 I_D 가 포화되는 주된 이유로 옳은 것은?



- ① 채널 폭의 감소
- ② 공핍 영역의 감소
- ③ 매우 낮은 전류 밀도
- ④ 트랜지스터가 저항영역에서 동작

문 10. 다음 1차 저역 통과 필터 회로에서 차단주파수 [kHz]는? (단, 차단주파수 이하에서의 전압이득 $A_V = 11$ 이며, 연산증폭기는 이상적이다)

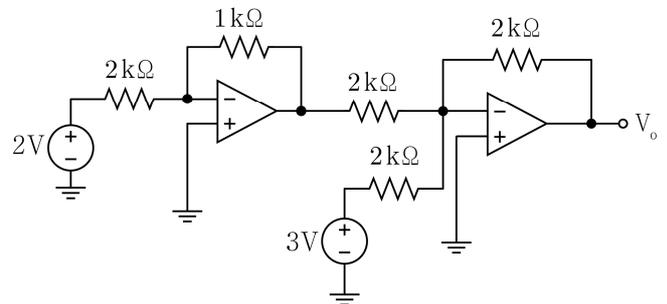


- ① $\frac{1}{2\pi}$
- ② $\frac{1}{\pi}$
- ③ π
- ④ 2π

문 11. 네 개의 T 플립-플롭들이 직렬로 접속된 주파수 감쇠기에서 입력 클럭신호의 주파수가 800 [MHz]일 때, 마지막 T 플립-플롭으로 출력되는 신호의 주파수 [MHz]는?

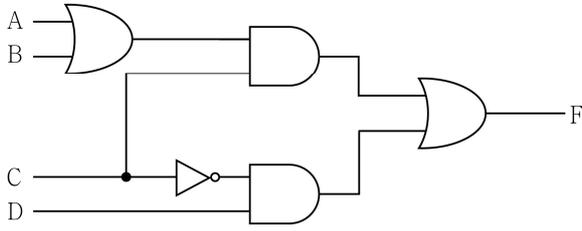
- ① 25
- ② 50
- ③ 100
- ④ 200

문 12. 다음 회로에서 출력 V_o [V]는? (단, 연산증폭기는 이상적이다)



- ① -3
- ② -2
- ③ 2
- ④ 4

문 13. 다음 논리회로에서 출력 F의 논리식으로 옳은 것은?



- ① $AB + \bar{C}D$
- ② $AB + C + \bar{C}D$
- ③ $A + BC + \bar{C}D$
- ④ $(A + B)C + \bar{C}D$

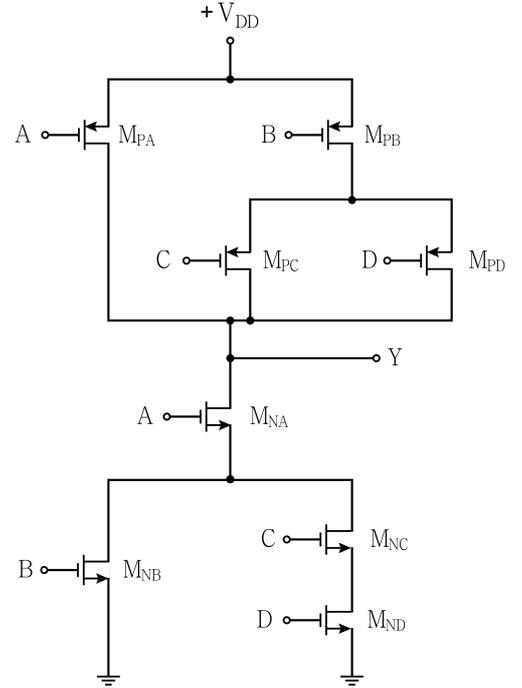
문 14. 개방루프 이득이 1,000이고, 대역폭이 10 [MHz]인 연산증폭기가 있다. 비반전 연산증폭기를 구성한 결과 폐루프 이득이 100일 때, 대역폭 [MHz]은?

- ① 1
- ② 10
- ③ 100
- ④ 1,000

문 15. 논리식 $F = (A + B)(A + \bar{B})$ 를 간략하게 표현한 것은?

- ① A
- ② $\bar{A}\bar{B}$
- ③ $A + B$
- ④ $A + \bar{B}$

문 16. 다음 논리회로에서 출력 Y의 논리식으로 옳은 것은?

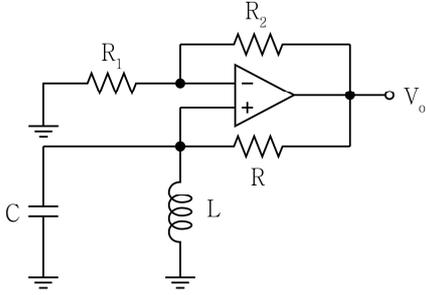


- ① $\bar{A} + B\bar{C}D$
- ② $A + \bar{B}CD$
- ③ $\overline{A(B + CD)}$
- ④ $A + \overline{B + CD}$

문 17. 다음 설명으로 옳지 않은 것은?

- ① 제너다이오드는 일반 다이오드보다 공핍층이 좁다.
- ② 버랙터(varactor)는 역방향 전압이 증가하면 공핍층이 넓어진다.
- ③ pn접합 태양전지에 태양광이 조사되면, p형 영역에서 생성된 전자는 n형 영역으로 이동한다.
- ④ 제너다이오드의 제너 항복은 낮은 농도의 도핑으로 만들어져 높은 역방향 전압에서 발생한다.

문 18. 다음 발진회로의 공진주파수는? (단, 연산증폭기는 이상적이다)

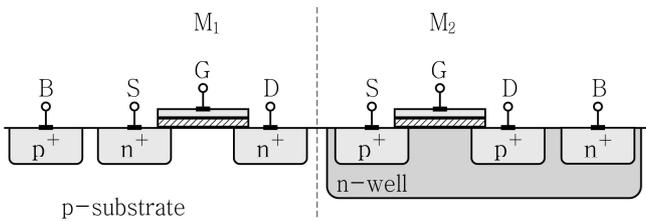


- ① $\frac{1}{\sqrt{LC}}$
- ② $\frac{1}{2\pi LC}$
- ③ $\frac{1}{2\pi \sqrt{LC}}$
- ④ $\frac{R}{2\pi \sqrt{LC}}$

문 19. 메모리에 대한 설명으로 옳지 않은 것은?

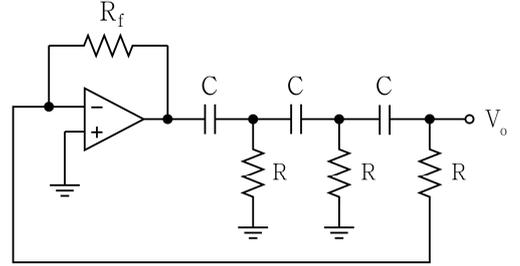
- ① EEPROM은 전기적인 신호로 내용을 지울 수 있다.
- ② Flash 메모리는 전력소모는 적으나 동작속도가 느리다.
- ③ RAM은 휘발성 메모리로 전원이 꺼지면 데이터를 잃게 된다.
- ④ UV EPROM은 일정한 시간 동안 자외선에 노출될 경우 그 값이 초기값으로 복구된다.

문 20. 다음 그림에 대한 설명으로 옳은 것은? (단, V_{TN} 은 문턱전압이다)



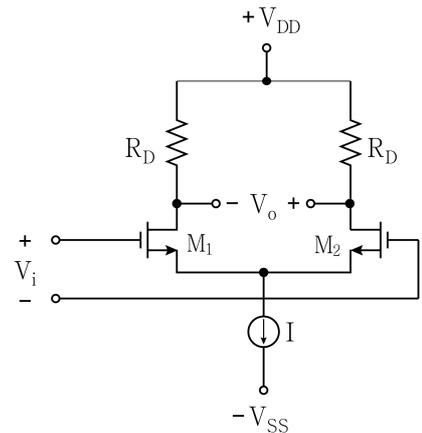
- ① p 채널과 n 채널 MOSFET를 같은 기판에 제작한 CMOS 소자이다.
- ② M_1 은 NMOS이며, $V_{DS} < V_{GS} - V_{TN}$ 일 때 포화영역에서 동작한다.
- ③ M_2 는 PMOS이며, 소스와 바디 전압을 연결하면 채널길이변조 효과가 발생한다.
- ④ Scaling down되면 MOSFET의 채널길이가 작아져서 천이 주파수(transition frequency, f_T)가 감소하게 된다.

문 21. 다음 회로의 발진주파수는? (단, $R_f = 29R$ 이고 연산증폭기는 이상적이다)



- ① $\frac{1}{6\pi RC}$
- ② $\frac{1}{2\pi \sqrt{2} RC}$
- ③ $\frac{1}{2\pi \sqrt{3} RC}$
- ④ $\frac{1}{2\pi \sqrt{6} RC}$

문 22. 다음 차동 증폭기에서 M_1 과 M_2 의 모든 특성이 완벽하게 같을 때, 전압이득 $\frac{V_o}{V_i}$ 은? (단, g_m 은 전달컨덕턴스이다)

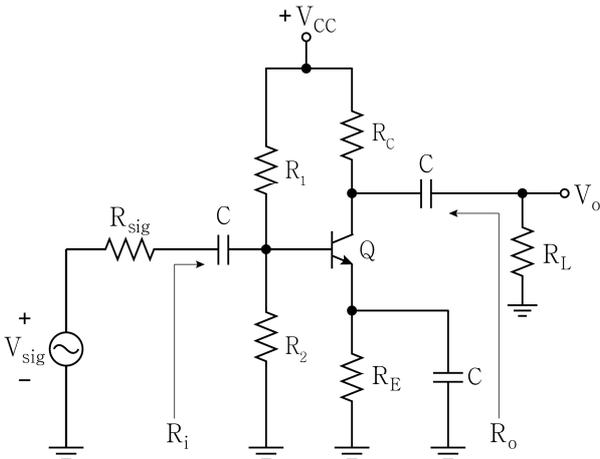


- ① $g_m R_D$
- ② $-g_m R_D$
- ③ $\frac{g_m R_D}{2}$
- ④ $-\frac{g_m R_D}{2}$

문 23. MOSFET 증폭기에 대한 설명으로 옳은 것은?

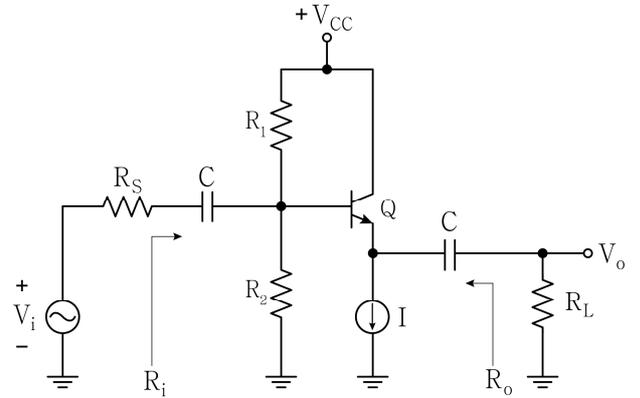
- ① 공통 게이트 증폭기의 전압이득은 공통 드레인 증폭기의 전압이득보다 작다.
- ② 공통 소스 증폭기의 전압이득은 공통 드레인 증폭기의 전압이득보다 크다.
- ③ 공통 게이트 증폭기는 입력저항이 매우 커서 전압증폭기로 사용하기 적합하다.
- ④ 공통 드레인 증폭기는 출력저항이 매우 커서 전압증폭기로 사용하기 적합하다.

문 24. 다음 회로에서 R_E 의 역할에 대한 설명으로 옳은 것은? (단, $C = \infty$ 이다)



- ① 입력저항 R_i 를 증가시킨다.
- ② 출력저항 R_o 를 감소시킨다.
- ③ 교류신호 전압이득을 감소시킨다.
- ④ 부궤환(negative feedback) 작용을 하여 바이어스 안정화에 도움을 준다.

문 25. 다음 회로에 대한 설명으로 옳지 않은 것은? (단, I는 정전류원으로 이상적이며, 베이스-이미터 간 교류 입력 저항은 r_π , 교류 출력 저항 $r_o = \infty$, $C = \infty$ 이다)



- ① 전체 전력이득은 전류이득과 거의 같다.
- ② 출력 임피던스 R_o 는 $\frac{(R_S \parallel R_1 \parallel R_2) + r_\pi}{1 + \beta}$ 이다.
- ③ 전체 전압이득은 $\frac{R_1 \parallel R_2}{R_S + (R_1 \parallel R_2)} \frac{(1 + \beta)R_L}{r_\pi + (1 + \beta)R_L}$ 이다.
- ④ 입력 임피던스 R_i 는 $R_1 \parallel R_2 \parallel [r_\pi + (1 + \beta)R_L]$ 이다.