

전자회로(9급)

(과목코드 : 093)

2022년 군무원 채용시험

응시번호 :

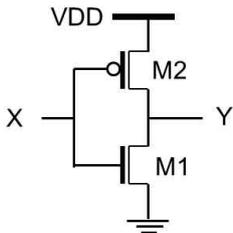
성명 :

1. 다음 반도체에 관한 설명으로 옳지 않은 것은?

- ① 반도체에 도핑을 하면 진성 반도체에 비하여 저항이 커진다.
- ② 반도체와 금속 사이에 음성 접촉(ohmic contact)을 만들기 위해서는 반도체에 높은 농도로 도핑을 한다.
- ③ SiC와 같이 밴드갭이 큰 반도체는 고온에 동작하는데 유리하다.
- ④ 절대온도 0K에서 순수한 결정질(crystalline) Si의 가전자대(valence band)는 전자로 채워져 있다.

2. 그림은 CMOS 인버터를 나타낸다. 이에 관한 설명으로 옳지 않은 것은?

(단, V_{HN} 은 M1의 문턱전압을 의미한다. 또, t_L 및 t_{pLH} 는 H → L 및 L → H로 출력 상태가 바뀔 때의 지연시간을 의미한다.)



- ① 다른 조건이 같을 때 V_{THN} 이 높아지면 인버터의 스위칭 전압이 높아진다.
- ② 다른 조건이 같을 때 V_{THN} 이 커지면 t_{THN} 이 길어진다.
- ③ 다른 조건이 같을 때 M1의 크기 (W/L_1)이 커지면 인버터의 스위칭 전압이 높아진다.
- ④ 다른 조건이 같을 때 M2의 크기 (W_2/L_2)가 작아지면 t_{pLH} 가 길어진다.

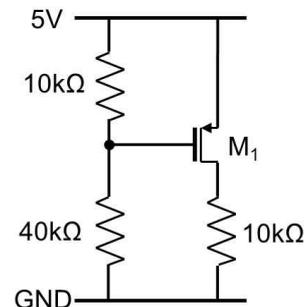
3. 다음 pn접합에 관한 설명 중 옳지 않은 것은?

- ① 순방향 바이어스가 증가하면 전류가 전압에 지수함수적으로 증가한다.
- ② 역방향 바이어스가 증가하면 접합 커패시턴스가 감소한다.
- ③ 평형상태에서 공핍층 안의 정공의 농도는 n영역의 정공의 농도보다 작다.
- ④ 평형 상태에서 n영역의 전위는 p영역의 전위보다 높다.

4. 다음 중 MOS에 대한 설명으로 옳지 않은 것은?

- ① PMOS에서는 소스에서 드레인 방향으로 전류가 흐른다.
- ② PMOS에서는 정공의 확산 현상에 의해 전류가 흐른다.
- ③ NMOS에서는 드레인의 전위가 소스의 전위보다 높다.
- ④ NMOS에서 문턱전압이 높을수록 전류는 작아진다.

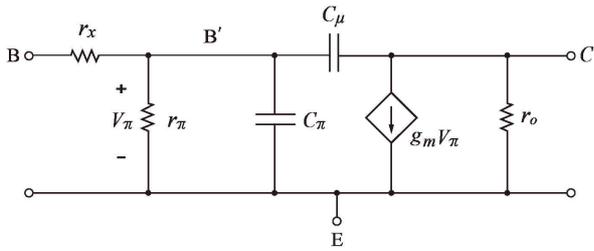
5. 다음 회로에서 $\mu_{ox} = 40\mu A/V^2$, $(W/L) = (1/0.1)$, $|V_{thp}| = 0.5V$ 일 때, M_1 의 드레인 전류 I_{D1} 을 구하시오



- ① 50μA
- ② 200μA
- ③ 2.45mA
- ④ 3.20mA

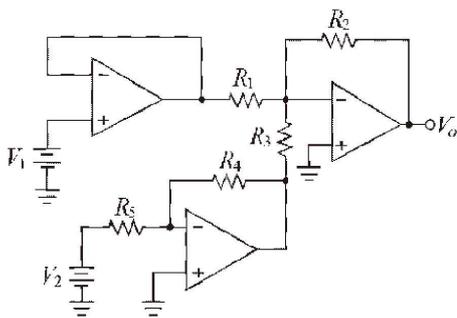
6. 다음 회로는 고주파 하이브리드- 모델이다. 단위 이득대역폭(f)의 식으로 옳은 것은?

(단, 트랜스컨덕턴스 $g = C/V_T$ 이고, C_π 는 E-B 간 접합용량(C_{je})과 확산용량(C_{de})의 합, C_μ 는 C-B간 접합용량을 나타낸다.)



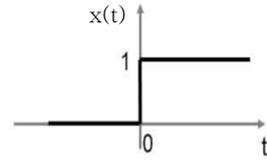
- ① $f_T = \frac{g_m}{\pi(C_\pi + C_\mu)}$
- ② $f_T = \frac{g_m}{\pi(C_\pi + C_\mu)}$
- ③ $f_T = \frac{2}{\pi(C_\pi + C_\mu)}$
- ④ $f_T = \frac{g_m}{2\pi(C_\pi + C_\mu)}$

7. 다음 회로에서 각 저항 $R_1 = R_5 = 10k\Omega$, $R_2 = 80k\Omega$, $R_3 = R_4 = 20k\Omega$ 이고, 각 입력전압 $V_1 = 4V$, $V_2 = 10V$ 일 때, 출력전압 V_o 를 구하시오. (단, 연산증폭기는 이상적이다.)



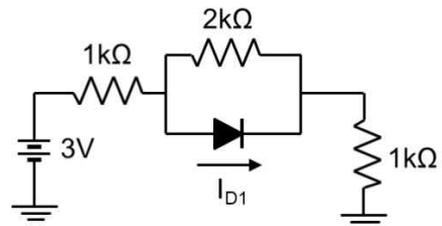
- ① 12
- ② 24
- ③ 32
- ④ 48

8. 어떤 선형 시불변 시스템의 라플라스 영역 전달 함수가 $H(s)=1/(s+2)$ 이다. 이 시스템에 아래 $x(t)$ 의 입력이 가해질 때, 출력 $y(t)$ 로 가장 옳은 것을 고르시오.



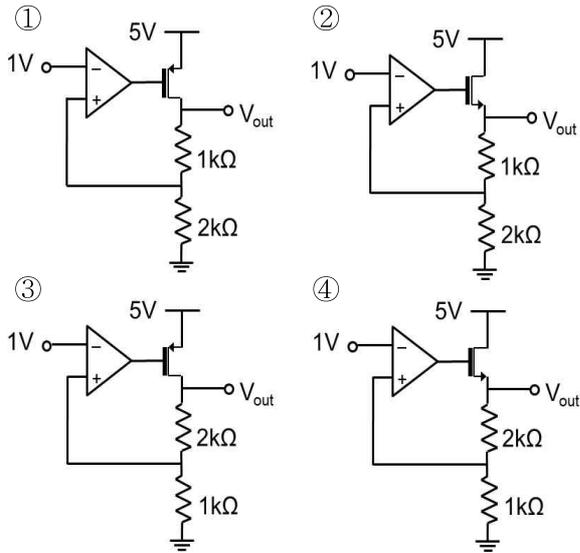
- ①
- ②
- ③
- ④

9. 다음 회로에서 다이오드에 흐르는 전류 I_{D1} 을 구하시오. (단, 다이오드의 순방향 전압 $V_{D_n} = 0.8V$ 이다.)

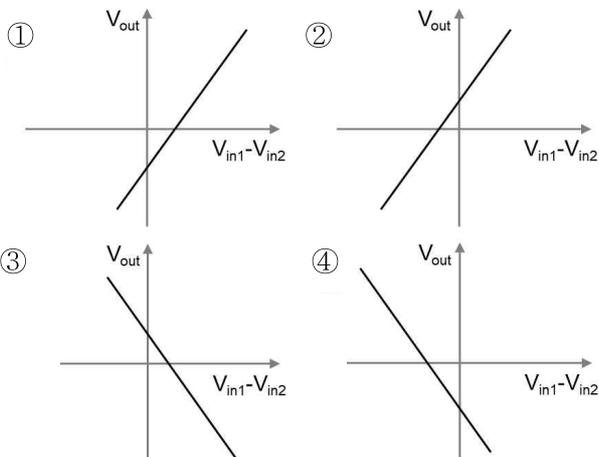
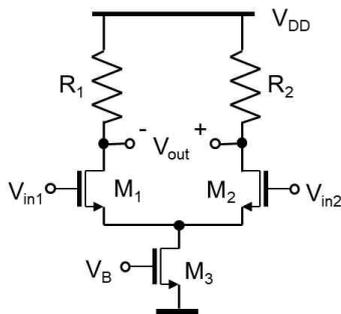


- ① 0.4mA
- ② 0.7mA
- ③ 1.1mA
- ④ 1.5mA

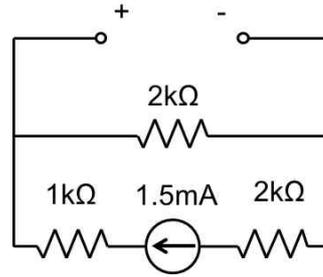
10. 다음의 연산증폭기를 사용한 회로 중에서 $V_{ut} = 3V$ 인 것으로 가장 옳은 것을 고르시오. (단, 연산증폭기는 이상적이다.)



11. 다음의 MOS 차동쌍에서 M_1 과 M_2 사이의 매칭은 완벽하지만, R_1 은 R_2 보다 약간 크다고 한다. 이 때 이 차동쌍의 입출력 특성으로 가장 옳은 것은?

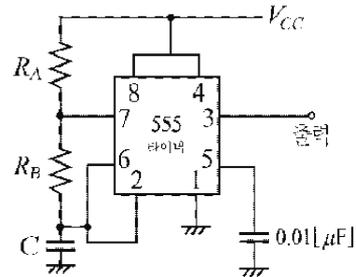


12. 다음 회로를 테브난 등가로 나타냈을 때의 등가 전압 V_{hev} 와 등가 저항 R_{Thev} 를 구하시오.



- ① $V_{Thev} = 3V, R_{Thev} = 2k$
- ② $V_{Thev} = 4.5V, R_{Thev} = 2k\Omega$
- ③ $V_{Thev} = 3V, R_{Thev} = 1.2k\Omega$
- ④ $V_{Thev} = 4.5V, R_{Thev} = 1.2k\Omega$

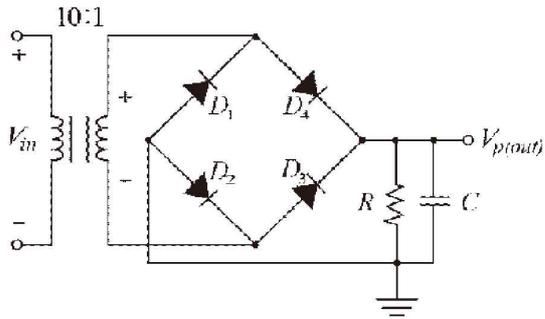
13. 다음 그림의 회로에서 출력 신호의 주파수 f 를 구하는 식으로 옳은 것은? (단, 단위는 Hz이다.)



- ① 0.707
- ② $(2 R_A + R_B) C$
- ③ 1.44
- ④ $\frac{1.44}{\pi(2R_A + R_B)C}$
- ⑤ $\frac{0.707}{\pi(R_A + 2R_B)C}$
- ⑥ $\frac{1.44}{(R_A + 2R_B)C}$

14. 다음 회로에서 1차 측 전압이

$n = 120 \cdot 2 \sin(120\pi t)$ 일 때, 첨두(peak) 출력전압 $V_{p(out)}$ 에 가장 근사한 값을 구하시오. (단, 권선비 $N_1 : N_2 = 10 : 1$ 이고, 다이오드 순방향 전압 강하 $0.7V$ 를 고려한다.)



- ① $12\sqrt{2}$
- ② 15.57
- ③ $\frac{120\sqrt{2}}{\pi} - 0.7$
- ④ $\frac{2 \times 120\sqrt{2}}{\pi} - 1.4$

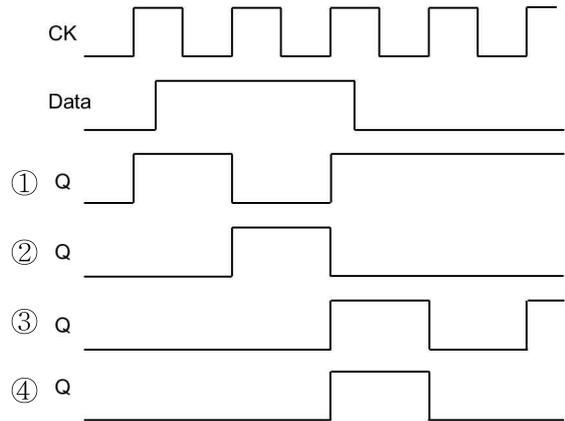
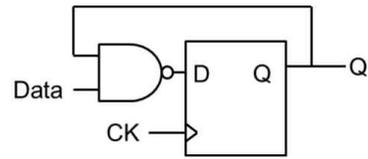
15. 주파수가 증가함에 따라 이득 감쇠를 나타내는 특성곡선의 기울기가 -40dB/decade 인 경우 이것과 동일한 기울기를 표시하는 것으로 가장 옳은 것은?

- ① -3dB/octave
- ② -6dB/octave
- ③ -12dB/octave
- ④ -24dB/octave

16. 다음 RC결합증폭기의 주파수 응답에 대한 설명 중 가장 옳은 것은?

- ① 트랜지스터의 내부 커패시터는 주로 저주파 응답에 영향을 준다.
- ② 증폭기의 결합 커패시터는 주로 고주파 응답에 영향을 준다.
- ③ 임계주파수는 중간영역의 전압이득 보다 10dB 낮은 곳이다.
- ④ 중간영역 값의 70.7% 전압이득 감소는 3dB 감소하는 것이다.

17. 다음 예지에서 트리거되는 D-플립플롭을 사용한 회로에서 그림과 같이 입력이 들어갈 때, 출력 Q의 파형으로 옳은 것은?



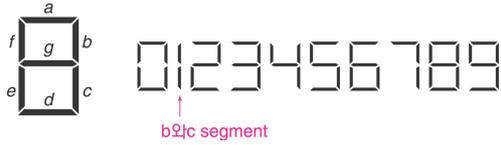
18. 어떤 n채널 증가형 MOSFET에서 $V_S = 10V$ 일 때, 문턱 전압 $V_{TH} = 1V$ 이고 드레인 전류 $I_D = 90\text{mA}$ 이었다. $V_{GS} = 8V$ 에 대한 드레인 전류 I_D 를 구하면 약 몇 mA인가?

- ① 27.2
- ② 54.4
- ③ 108.8
- ④ 127.2

19. 다음은 이상적 연산증폭기(OP AMP) 특성을 설명한 것이다. 이 중 가장 옳지 않은 것은?

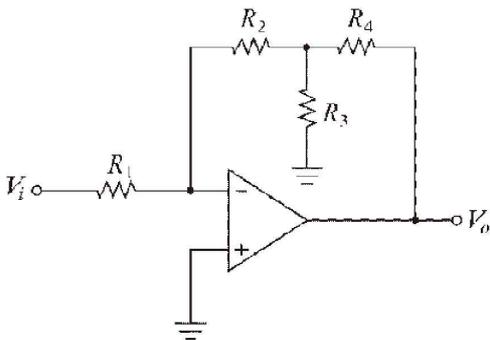
- ① 개방 루프(open loop) 전압 이득은 영(0)이다.
- ② 입력 저항은 무한대이고, 출력 저항은 영(0)이다.
- ③ 단위 이득(unity gain) 주파수는 무한대이다.
- ④ 입력 오프셋(input offset) 전류 또는 전압은 영(0)이다.

20. BCD 코드 - 7 세그먼트(segment) 디스플레이 코드 변환기를 설계하고자 한다. 세그먼트 g에 대한 식으로 옳은 것은?
(단, BCD 코드 'ABCD'에서 A 비트는 MSB이다.)



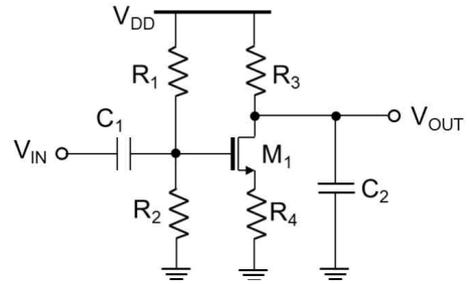
- ① $g = C + BD + B D$
- ② $g = B + C + D$
- ③ $g = A + \overline{BC} + \overline{B} C + C D$
- ④ $g = A + \overline{BC} + B \overline{D} + \overline{C} \overline{D}$

21. 다음 T형 회로를 갖는 반전 증폭기에서 각 저항 $R = R_2 = R_4 = 1M\Omega$ 이고, $R_3 = 10k\Omega$ 일 때, 출력 전압 V_o 를 구하시오.
(단, 연산 증폭기는 이상적이다.)



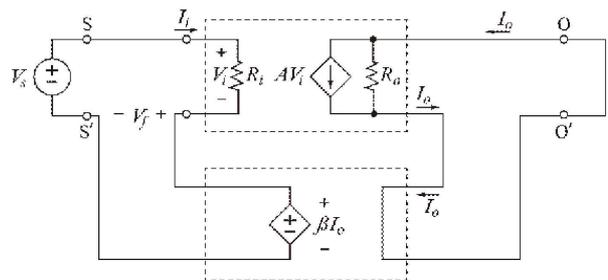
- ① $V_o = -82 V_i$
- ② $V_o = -92 V_i$
- ③ $V_o = -102 V_i$
- ④ $V_o = -112 V_i$

22. 다음 회로에 관한 설명 중 옳지 않은 것은?
(단, M_1 은 항상 포화영역에 있다고 가정하시오.
또, 회로도에 표시되지 않은 기생 성분의 영향은 무시하시오.)



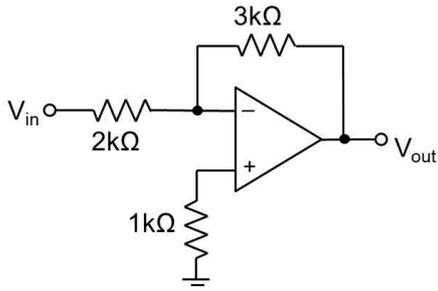
- ① 저역 차단주파수 f 은 C_1 과 $R_1 \parallel R_2$ 에 의해 결정된다.
- ② 고역 차단주파수 f_H 는 R_4 와 C_2 에 의해 결정된다.
- ③ R_3 가 커지면 중간주파수에서의 이득이 커진다.
- ④ R_1 이 작아지면 중간주파수에서의 이득이 커진다.

23. 다음 회로에 대한 설명으로 가장 옳은 것은?
(단, β 는 귀환율이다.)



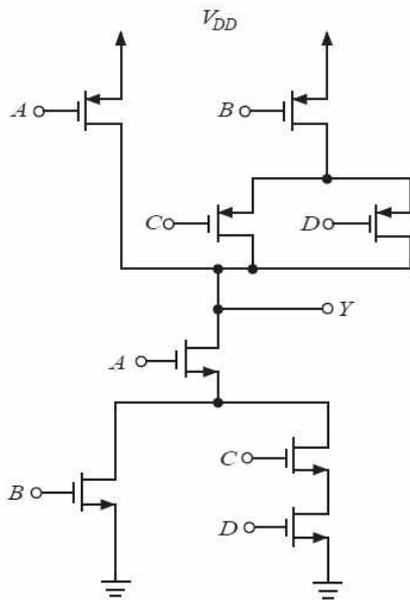
- ① 병렬-병렬 귀환 증폭기이고, $\beta = I_o$ 이다.
- ② 병렬-직렬 귀환 증폭기이고, $\beta = I_o / V_f$ 이다.
- ③ 직렬-병렬 귀환 증폭기이고, $\beta = V_f$ 이다.
- ④ 직렬-직렬 귀환 증폭기이고, $\beta = V_f / I_o$ 이다.

24. 다음 연산증폭기를 이용한 증폭기회로의 입력 저항으로 가장 옳은 것은?
(단, 연산증폭기는 이상적이다.)



- ① 1k
- ② 1.2kΩ
- ③ 2kΩ
- ④ 5kΩ

25. 다음 CMOS로 구성된 논리회로에서 출력 Y의 논리식을 구하시오.



- ① $A + B + CD$
- ② $A(BC + D)$
- ③ $A + B(C + D)$
- ④ $\overline{A(B + CD)}$